



BREVET D'INVENTION

CERTIFICAT D'UTILITÉ - CERTIFICAT D'ADDITION

COPIE OFFICIELLE

Le Directeur général de l'Institut national de la propriété industrielle certifie que le document ci-annexé est la copie certifiée conforme d'une demande de titre de propriété industrielle déposée à l'Institut.

Fait à Paris, le 20 NOV. 2003

Pour le Directeur général de l'Institut
national de la propriété industrielle
Le Chef du Département des brevets

Martine PLANCHE

INSTITUT
NATIONAL DE
LA PROPRIÉTÉ
INDUSTRIELLE

SIEGE
26 bis, rue de Saint Petersburg
75800 PARIS cedex 08
Téléphone : 33 (0)1 53 04 53 04
Télécopie : 33 (0)1 53 04 45 23
www.inpi.fr

THIS PAGE BLANK (USPTO)



26 bis, rue de Saint Pétersbourg
75800 Paris Cedex 08

Téléphone : 01 53 04 53 04 Télécopie : 01 42 94 86 54

1er dépôt

**BREVET D'INVENTION
CERTIFICAT D'UTILITÉ**

Code de la propriété intellectuelle-Livre VI

REQUÊTE EN DÉLIVRANCE 1/2



Réserve à
L'INPI

Cet imprimé est à remplir lisiblement à l'encre noire

REMISE DES PIÈCES DATE 11 FEV 2003 LIEU 38 INPI GRENOBLE N° D'ENREGISTREMENT 0301623 NATIONAL ATTRIBUÉ PAR L'INPI DATE DE DÉPÔT ATTRIBUÉE 11 FEV. 2003 PAR L'INPI		1 NOM ET ADRESSE DU DEMANDEUR OU DU MANDATAIRE À QUI LA CORRESPONDANCE DOIT ÊTRE ADRESSÉE Cabinet Michel de Beaumont 1 rue Champollion 38000 GRENOBLE	
Vos références pour ce dossier (facultatif) B5850			
Confirmation d'un dépôt par télécopie <input type="checkbox"/> N° attribué par l'INPI à la télécopie			
2 NATURE DE LA DEMANDE		Cochez l'une des 4 cases suivantes	
Demande de Brevet		<input checked="" type="checkbox"/>	
Demande de certificat d'utilité		<input type="checkbox"/>	
Demande divisionnaire		<input type="checkbox"/>	
Demande de brevet initiale ou demande de certificat d'utilité initiale		N° / / N° / /	
Transformation d'une demande de brevet européen Demande de brevet initiale		<input type="checkbox"/> N° / /	
3 TITRE DE L'INVENTION (200 caractères ou espaces maximum) BOUCLE À VERROUILLAGE DE PHASE INTÉGRÉE DE TAILLE RÉDUITE			
4 DÉCLARATION DE PRIORITÉ OU REQUÊTE DU BÉNÉFICE DE LA DATE DE DÉPÔT D'UNE DEMANDE ANTÉRIEURE FRANÇAISE		Pays ou organisation Date / / N° Pays ou organisation Date / / N° Pays ou organisation Date / / N° <input type="checkbox"/> S'il y a d'autres priorités, cochez la case et utilisez l'imprimé "Suite"	
5 DEMANDEUR		<input type="checkbox"/> S'il y a d'autres demandeurs, cochez la case et utilisez l'imprimé "Suite"	
Nom ou dénomination sociale		STMicroelectronics SA	
Prénoms			
Forme juridique		Société anonyme	
N° SIREN			
Code APE-NAF			
ADRESSE	Rue	29, Boulevard Romain Rolland	
	Code postal et ville	92120	MONTRouGE
Pays		FRANCE	
Nationalité		Française	
N° de téléphone (facultatif)			
N° de télécopie (facultatif)			
Adresse électronique (facultatif)			

Réservé à
L'INPI

REMISE DES PIÈCES

DATE

11 FEV 2003

LIEU

38 INPI GRENOBLE

N° D'ENREGISTREMENT

0301623

NATIONAL ATTRIBUÉ PAR L'INPI

Vos références pour ce dossier :

(facultatif) B5850

6 MANDATAIRE

Nom

Prénom

Cabinet ou Société

Cabinet Michel de Beaumont

N° de pouvoir permanent et/ou
de lien contractuel

ADRESSE

Rue

1 Rue Champollion

Code postal et ville

38000

GRENOBLE

N° de téléphone (facultatif)

04.76.51.84.51

N° de télécopie (facultatif)

04.76.44.62.54

Adresse électronique (facultatif)

cab.beaumont@wanadoo.fr

7 INVENTEUR (S)

Les inventeurs sont les demandeurs

☐ Oui

☒ Non

Dans ce cas fournir une désignation d'inventeur (s) séparée

8 RAPPORT DE RECHERCHE

Uniquement pour une demande de brevet (y compris division et transformation)

Établissement immédiat

☒

ou établissement différé

☐

Paiement échelonné de la redevance

Paiement en trois versements, uniquement pour les personnes physiques

☐ Oui

☒ Non

**9 RÉDUCTION DU TAUX DES
REDEVANCES**

Uniquement pour les personnes physiques

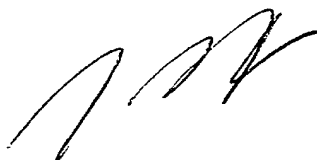
☐ Requête pour la première fois pour cette invention (joindre un avis de non-imposition)

☐ Requête antérieurement à ce dépôt (joindre une copie de la décision d'admission pour cette invention ou indiquer sa référence) :

Si vous avez utilisé l'imprimé "Suite", indiquez
le nombre de pages jointes

**10 SIGNATURE DU DEMANDEUR
OU DU MANDATAIRE**
(Nom et qualité du signataire)

Michel de Beaumont
Mandataire n° 92-1016



VISA DE LA PREFECTURE
OU DE L'INPI



BOUCLE À VERROUILLAGE DE PHASE INTÉGRÉE DE TAILLE RÉDUITE

La présente invention concerne le domaine des boucles à verrouillage de phase, et en particulier celui des boucles à verrouillage de phase de synthétiseurs de fréquence réalisés sous forme de circuit intégré.

5 La figure 1 représente schématiquement un exemple de boucle à verrouillage de phase d'un synthétiseur de fréquence. Un oscillateur à quartz 1 produit un signal de référence REF ayant une fréquence de référence Fref. Un comparateur 2 comporte un détecteur de phase 3 recevant le signal REF et un signal de
10 réaction FDBK. Une pompe de charge 4 est couplée à la sortie du détecteur 3. La pompe de charge 4 produit un courant Icom dépendant du déphasage entre les signaux reçus par le détecteur 3. Le courant Icom est filtré et transformé en une tension de commande Vcom par un filtre 5 de type RC. Un oscillateur 6 à fréquence
15 variable (VCO) commandé par la tension de commande Vcom produit un signal de sortie OUT ayant une fréquence Fout. Un diviseur de fréquence 8 produit à partir du signal OUT le signal de réaction FDBK ayant une fréquence égale à la fréquence Fout divisée par une valeur N entière programmable. Lorsque la boucle à
20 verrouillage de phase est stabilisée, les fréquences des signaux Fref et FDBK sont égales et on a :

$$F_{out} = N.F_{ref}$$

Il est souhaitable dans un synthétiseur de fréquence de pouvoir régler la fréquence F_{out} avec précision dans une plage de valeurs étendue. Il est en outre souhaitable que la fréquence F_{ref} soit la plus élevée possible, afin de réduire la
5 taille des condensateurs du filtre 5 du comparateur 2. Des condensateurs de taille importante sont en effet coûteux dans un circuit intégré.

Une solution consiste à modifier périodiquement la valeur N selon un motif de modulation sigma/delta de telle
10 manière que le diviseur 8 divise en moyenne la fréquence du signal OUT par une valeur réelle comprise entre la valeur N et une valeur $N+1$. Une telle modulation cependant introduit sur le signal de réaction FDBK une erreur de phase qui doit être corrigée dans le comparateur 2 en utilisant dans le filtre 5 des
15 condensateurs dont la taille reste importante. En outre, une telle modulation introduit une gigue indésirable dans la boucle à verrouillage de phase.

Une autre solution pour accroître la précision de la boucle à verrouillage de phase consiste à multiplier la fréquence du signal de sortie OUT de la boucle par une valeur
20 réelle programmable avec précision. Une telle multiplication peut être réalisée par un multiplexeur recevant sur une pluralité d'entrées une pluralité de répliques déphasées du signal OUT. Le multiplexeur est commandé selon un motif de modulation
25 sigma/delta pour fournir en sortie du multiplexeur un signal dont la période moyenne est égale à la période du signal OUT multipliée par un nombre fractionnaire réel programmable. La modulation sigma/delta introduit cependant sur le signal de sortie du multiplexeur une gigue et une erreur de phase qui
30 rendent une telle solution inutilisable pour un grand nombre d'applications.

Un objet de la présente invention est de prévoir une boucle à verrouillage de phase produisant une fréquence F_{out} réglable avec précision sur une plage de fréquence étendue, et
35 utilisant des condensateurs de faible taille.

Un autre objet de la présente invention est de prévoir une telle boucle à verrouillage de phase produisant une fréquence F_{out} avec une faible gigue.

Pour atteindre ces objets, la présente invention prévoit une boucle à verrouillage de phase comportant un comparateur produisant une tension de commande dépendant du déphasage entre un signal de référence prédéterminé et un signal de réaction, un oscillateur commandé par la tension de commande, produisant une pluralité de signaux déphasés de même période, l'un des signaux déphasés constituant le signal de sortie de la boucle à verrouillage de phase, un multiplexeur propre à fournir l'un quelconque des signaux déphasés en entrée d'un diviseur dont la sortie constitue le signal de réaction, et un moyen de commande commandant au multiplexeur de fournir successivement des fractions prédéterminées de certains des signaux déphasés, de manière que le diviseur reçoive un signal ayant une période moyenne égale à une fraction réelle de la période des signaux déphasés.

Selon un mode de réalisation de l'invention, l'oscillateur commandé en tension produit un nombre n de signaux déphasés de même période T_{out} de telle manière que le signal déphasé constituant le signal de sortie de la boucle est en avance sur chacun des autres signaux déphasés d'une durée égale à un multiple entier d'une durée T_{out}/n , chacun des signaux déphasés consistant en une impulsion périodique de durée inférieure à la durée T_{out}/n .

Selon un mode de réalisation de l'invention, le moyen de commande est un modulateur σ/Δ commandant le multiplexeur de telle manière que le diviseur reçoit un signal dont la période moyenne est égale à la somme de la durée T_{out}/n multipliée par un premier nombre entier programmable M compris entre 0 et $n-1$ et de la durée T_{out}/n multipliée par un deuxième nombre entier programmable x codé sur un nombre u de bits et divisée par 2^u .

Selon un mode de réalisation de l'invention, la période des signaux produits par l'oscillateur dépend de la tension de commande.

5 Selon un mode de réalisation de l'invention, le comparateur comprend un détecteur de phase recevant en entrée le signal de référence et le signal de réaction, une pompe de charge couplée en sortie du détecteur de phase, produisant un signal en courant dépendant de la différence de phase entre les signaux de référence et de réaction, et un filtre produisant la tension de
10 commande à partir du signal en courant.

Ces objets, caractéristiques et avantages, ainsi que d'autres de la présente invention seront exposés en détail dans la description suivante de modes de réalisation particuliers faite à titre non-limitatif en relation avec les figures jointes
15 parmi lesquelles :

la figure 1, précédemment décrite, représente schématiquement une boucle à verrouillage de phase classique ;

la figure 2 représente schématiquement une boucle à verrouillage de phase selon la présente invention ; et

20 la figure 3 illustre la commande du multiplexeur de la figure 2.

De mêmes références représentent de mêmes éléments aux différentes figures. Seuls les éléments nécessaires à la compréhension de la présente invention ont été représentés.

25 La figure 2 représente schématiquement une boucle à verrouillage de phase selon la présente invention, comportant comme en figure 1 un quartz 1 produisant un signal de référence REF et un comparateur 2 produisant une tension de commande Vcom dépendant du déphasage entre le signal de référence REF et un
30 signal FDBK produit par un diviseur 8. Le comparateur 2 comprend comme en figure 1 un détecteur de phase 3, une pompe de charge 4 et un filtre 5. Selon la présente invention, on utilise un oscillateur 10 commandé par la tension de commande Vcom et comportant un nombre n de bornes de sortie déphasées de $2\pi/n$ les
35 unes par rapport aux autres. Une première borne de sortie

produit un signal OUT_0 de sortie de la boucle. La période T_{out} du signal OUT_0 dépend de la tension de commande V_{com} . Un multiplexeur 12 reçoit les n sorties de l'oscillateur 10. La borne de sortie du multiplexeur 12 fournit un signal INT à l'entrée du diviseur 8. Un modulateur sigma/delta 14 est relié aux bornes de commande du multiplexeur 12. Le modulateur 14 reçoit depuis un moyen de commande non représenté une valeur programmable M comprise entre 0 et $n-1$ et une valeur programmable x codée sur un nombre u de bits, et fonctionne de manière synchrone avec le signal INT .

L'oscillateur 10 produit sur ses bornes de sortie $OUT_1, OUT_2, \dots, OUT_{n-1}$ des signaux de même période T que le signal OUT_0 , déphasés respectivement de durées égales à $T/n, 2T/n, \dots, (n-1)T/n$ par rapport au signal OUT_0 . Le modulateur 14 commande le multiplexeur 12 selon un motif de modulation sigma/delta de telle manière que le signal INT a une période moyenne égale à la somme de la durée T/n multipliée par la valeur M et de la durée T/n multipliée par la valeur $x/2^u$. Si T_{int} est la période moyenne du signal INT , on a ainsi :

$$T_{int} = (M + x/2^u) \cdot T_{out}/n, \quad (1)$$

d'où il découle, si F_{int} est la fréquence moyenne du signal INT , et F_{out} la fréquence du signal de sortie, que :

$$F_{int} = F_{out} \cdot n / (M + x/2^u)$$

Comme on le verra par la suite, les variations de la période instantanée du signal INT introduisent une erreur de phase dans le comparateur 2. Cette erreur de phase est amortie par le filtre 5, et lorsque la boucle est stabilisée, on peut considérer que l'on a :

$$F_{ref} = F_{int}/N,$$

d'où il découle que :

$$F_{out} = F_{ref} \cdot N \cdot (M + x/2^u) / n \quad (2)$$

Il apparaît à la lecture de la formule (2) précédente que la plus petite variation possible ΔF_{out} de la fréquence F_{out} , qui définit la précision de la boucle de phase, est de :

$$\Delta F_{out} = F_{ref} \cdot N / (n \cdot 2^u)$$

Un choix approprié de la valeur N , du nombre de sorties n de l'oscillateur et du nombre de bits u sur lequel est codée la valeur x permet ainsi de faire varier la fréquence F_{out} avec précision sur une plage de valeurs étendue tout en conservant une fréquence F_{ref} élevée.

La figure 3 illustre un exemple de commande du multiplexeur 12 de la figure 2 par le modulateur 14. Pour des raisons de clarté, on considère en figure 3 que l'oscillateur commandé en tension 10 comporte quatre sorties seulement et que le modulateur 14 effectue une modulation sigma/delta dite d'ordre 1. En pratique, l'oscillateur comportera un plus grand nombre de sorties, par exemple 32, et la modulation sigma/delta sera d'ordre plus élevé. L'oscillateur produit respectivement sur ses quatre sorties quatre signaux OUT_0 , OUT_1 , OUT_2 et OUT_3 de même période T_{out} . Les signaux OUT_1 , OUT_2 et OUT_3 sont respectivement retardés de $T_{out}/4$, $2T_{out}/4$ et $3T_{out}/4$ par rapport au signal OUT_0 . Chacun des signaux OUT_0 , OUT_1 , OUT_2 et OUT_3 consiste en une impulsion périodique de durée inférieure à la durée $T_{out}/4$. La période moyenne T_{int} du signal INT produit par le multiplexeur 12 est, selon l'équation (1) précédente :

$$T_{int} = T_{out} \cdot (M + x/2^u) / 4$$

La cinquième ligne de la figure 3 illustre un premier exemple dans lequel $T_{int} = 3 \cdot T_{out}/4$. Le modulateur 14 a été programmé avec les valeurs $M = 3$ et $x = 0$. Le multiplexeur 12 est ainsi commandé pour fournir une première impulsion, ici une impulsion du signal OUT_0 , puis pour fournir l'impulsion de celui des signaux OUT_0 , OUT_1 , OUT_2 et OUT_3 qui est retardé d'une durée égale à $T_{out} \cdot 3/4$ par rapport au signal OUT_0 , ici le signal OUT_3 . De même, le multiplexeur 12 est ensuite successivement commandé pour fournir une impulsion du signal OUT_2 , puis OUT_1 , puis OUT_0 de nouveau, et ainsi de suite.

La sixième ligne de la figure 3 illustre un deuxième exemple dans lequel $T_{int} = (3,2) \cdot T_{out}/4$. Le modulateur a été programmé avec les valeurs $M = 3$ et x telle que $x/2^u = 0,2 = 1/5$. Le multiplexeur 12 est ainsi commandé pour

fournir quatre fois sur cinq des impulsions de signaux retardés entre eux d'une durée égale à $3T_{out}/4$, et une fois sur cinq une impulsion d'un signal retardé d'une durée égale à $4T_{out}/4$ par rapport au signal fourni précédent. Le multiplexeur fournit
 5 ainsi par exemple successivement des séries d'impulsions provenant des signaux OUT_0 , OUT_3 , OUT_2 , OUT_1 et OUT_1 .

Le bruit, aussi appelé "jitter structurel", introduit par la modulation sigma/delta dans le comparateur 2 dépend de l'ordre de modulation utilisé. Pour une modulation d'ordre 1
 10 telle qu'illustrée en figure 3, la période du signal INT prend, lorsque la boucle à verrouillage de phase est stabilisée, soit la valeur instantanée $T_{out}.M/n$, soit la valeur instantanée $T_{out}.(M+1)/n$. La gigue J maximum introduite dans la boucle est ainsi égale à : $J = T_{out}/n$, c'est-à-dire si l'on se reporte à la
 15 formule (2) précédente à :

$$J = T_{ref}/(N.(M+x/2^u))$$

De même, l'erreur de phase ε introduite dans le comparateur 2 sera telle que :

$$-T_{out}/n \leq \varepsilon \leq 0$$

20 On peut montrer que pour une modulation sigma/delta d'ordre 2, dans laquelle la période du signal INT prend l'une des valeurs instantanées $T_{out}.(M-1)/n$, $T_{out}.M/n$, $T_{out}.(M+1)/n$ ou $T_{out}.(M+2)/n$, la gigue J introduite en entrée du comparateur 2 est égale à :

$$25 \quad J = 3.T_{ref}/(N.(M+x/2^u))$$

On peut également montrer que pour une telle modulation l'erreur de phase ε introduite dans le comparateur 2 sera telle que :

$$-2.T_{out}/n \leq \varepsilon \leq T_{out}/n$$

30 Si l'on effectue la comparaison d'une boucle à verrouillage de phase selon l'invention avec une boucle à verrouillage de phase classique telle que représentée en figure 1, dans laquelle la valeur N varie selon une modulation sigma/delta d'ordre 2, on montre que, pour une précision égale
 35 et pour une fréquence de sortie égale, la gigue introduite dans

une boucle à verrouillage de phase selon l'invention est n fois moins importante que la gigue introduite dans la boucle classique. On montre également que la variation de la tension de commande introduite par l'erreur de phase ε est n fois moins importante pour une boucle à verrouillage de phase selon l'invention que pour la boucle classique. Il découle de cela que le comparateur 2 de la boucle à verrouillage de phase selon l'invention comporte un filtre dont les condensateurs peuvent être sensiblement n fois plus petits que dans la boucle classique.

Bien entendu, la présente invention est susceptible de diverses variantes et modifications qui apparaîtront à l'homme de l'art. En particulier, la présente invention a été décrite en relation avec des modulations sigma/delta d'ordre 1 ou 2, mais elle s'adaptera sans difficulté à des modulations d'ordre supérieur.

Une boucle à verrouillage de phase selon la présente invention a été décrite comme comprenant certains éléments particuliers, mais la présente invention s'adaptera sans difficulté à des boucles à verrouillage de phase comprenant des éléments équivalents. A titre d'exemple, l'oscillateur commandé en tension ayant plusieurs sorties déphasées de la figure 2 peut être remplacé par un oscillateur fournissant une seule sortie à une ligne à retard produisant les sorties déphasées. De même, l'oscillateur commandé en tension et le multiplexeur commandé par un modulateur sigma/delta peuvent être remplacés par un multiplieur de fréquence ayant un fonctionnement équivalent.

La présente invention a été décrite en relation avec un modulateur sigma/delta programmé par deux valeurs représentant respectivement la partie entière et la partie décimale du facteur de la multiplication de fréquence commandée par le modulateur, mais elle s'adaptera sans difficulté à un modulateur sigma/delta programmé par une seule valeur de commande représentant directement une valeur entière du facteur de la multiplication de fréquence commandée par le modulateur.

La présente invention a été décrite en relation avec un oscillateur commandé en tension produisant un nombre n de signaux déphasés consistant en une impulsion périodique de durée inférieure à la durée T_{out}/n , mais l'homme du métier adaptera
5 sans difficulté la présente invention à un oscillateur commandé en tension produisant un nombre n de signaux déphasés consistant en une impulsion périodique de durée supérieure.

REVENDICATIONS

1. Boucle à verrouillage de phase comportant :
un comparateur (2) produisant une tension de commande (Vcom) dépendant du déphasage entre un signal de référence prédéterminé (REF) et un signal de réaction (FDBK) ;
5 un oscillateur (6) commandé par la tension de commande (Vcom), produisant une pluralité de signaux (OUT₀, OUT₁, OUT₂, OUT₃) déphasés de même période (Tout), l'un des signaux déphasés (OUT₀) constituant le signal de sortie de la boucle à verrouillage de phase ;
10 un multiplexeur (12) propre à fournir l'un quelconque des signaux déphasés (OUT₀, OUT₁, OUT₂, OUT₃) en entrée d'un diviseur (8) dont la sortie constitue le signal de réaction (FDBK) ; et
un moyen de commande (14) commandant au multiplexeur
15 (12) de fournir successivement des fractions prédéterminées de certains des signaux déphasés (OUT₀, OUT₁, OUT₂, OUT₃), de manière que le diviseur (8) reçoive un signal (INT) ayant une période moyenne (Tint) égale à une fraction réelle de la période des signaux déphasés (OUT₀, OUT₁, OUT₂, OUT₃).
- 20 2. Boucle à verrouillage de phase selon la revendication 1, dans laquelle l'oscillateur (6) commandé en tension produit un nombre n de signaux déphasés de même période Tout de telle manière que le signal déphasé (OUT₀) constituant le signal de sortie de la boucle est en avance sur chacun des autres
25 signaux déphasés (OUT₁, OUT₂, OUT₃) d'une durée égale à un multiple entier d'une durée Tout/n, chacun des signaux déphasés consistant en une impulsion périodique de durée inférieure à la durée Tout/n .
- 30 3. Boucle à verrouillage de phase selon la revendication 2, dans laquelle le moyen de commande (14) est un modulateur sigma/delta commandant le multiplexeur (12) de telle manière que le diviseur (8) reçoit un signal (INT) dont la période moyenne (Tint) est égale à la somme de la durée Tout/n multipliée par un premier nombre entier programmable M compris

entre 0 et $n-1$ et de la durée T_{out}/n multipliée par un deuxième nombre entier programmable x codé sur un nombre u de bits et divisée par 2^u .

4. Boucle à verrouillage de phase selon la revendication 1, dans laquelle la période (T_{out}) des signaux produits par l'oscillateur (6) dépend de la tension de commande (V_{com}).

5. Boucle à verrouillage de phase selon la revendication 1, dans laquelle le comparateur (2) comprend :

un détecteur de phase (3) recevant en entrée le signal de référence (REF) et le signal de réaction (FDBK) ;

une pompe de charge (4) couplée en sortie du détecteur de phase (3), produisant un signal en courant (I_{com}) dépendant de la différence de phase entre les signaux de référence (REF) et de réaction (FDBK) ; et

un filtre (5) produisant la tension de commande (V_{com}) à partir du signal en courant (I_{com}).

1/2

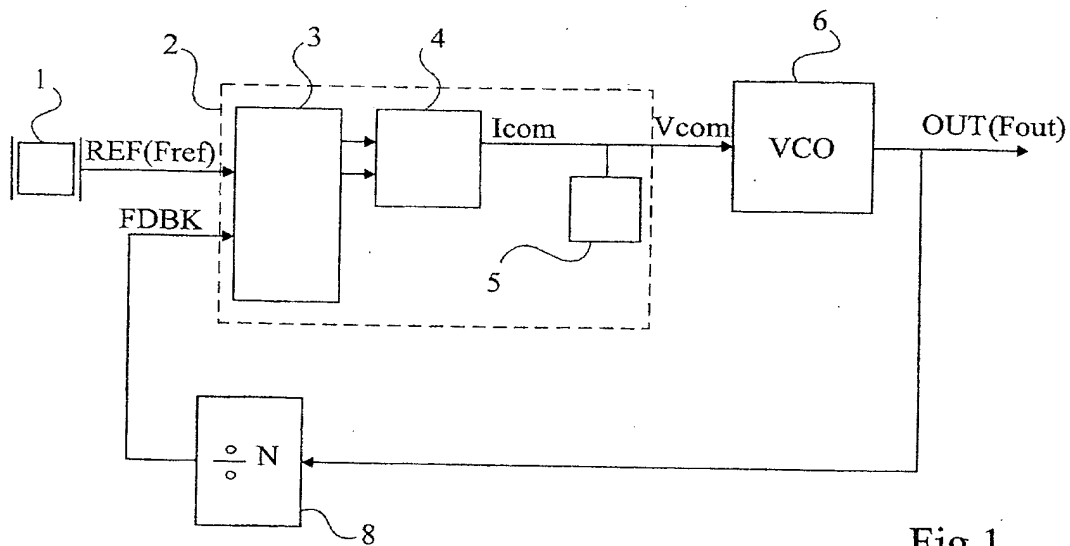


Fig 1

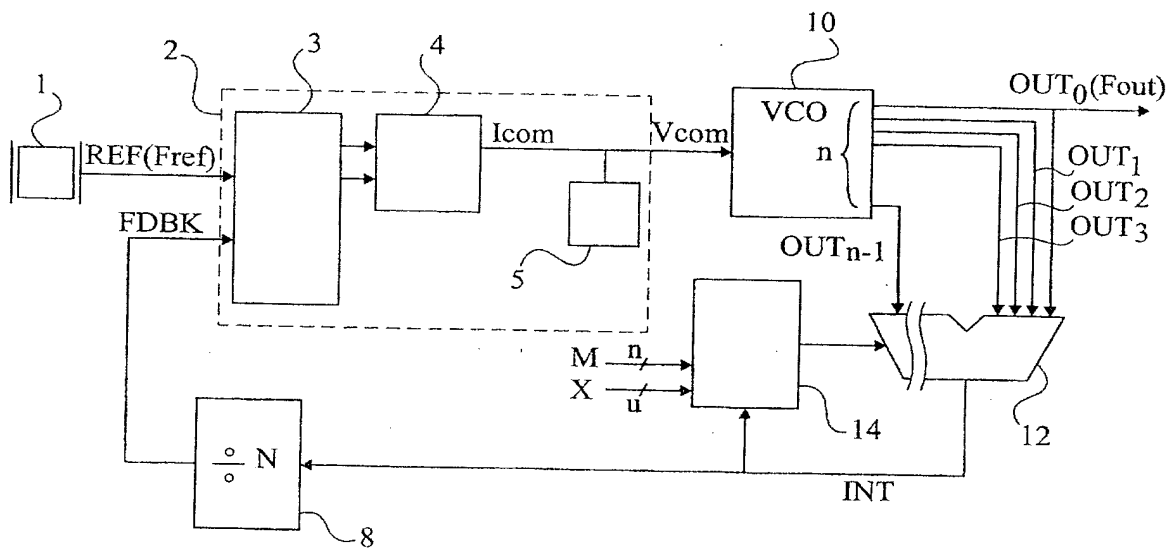


Fig 2

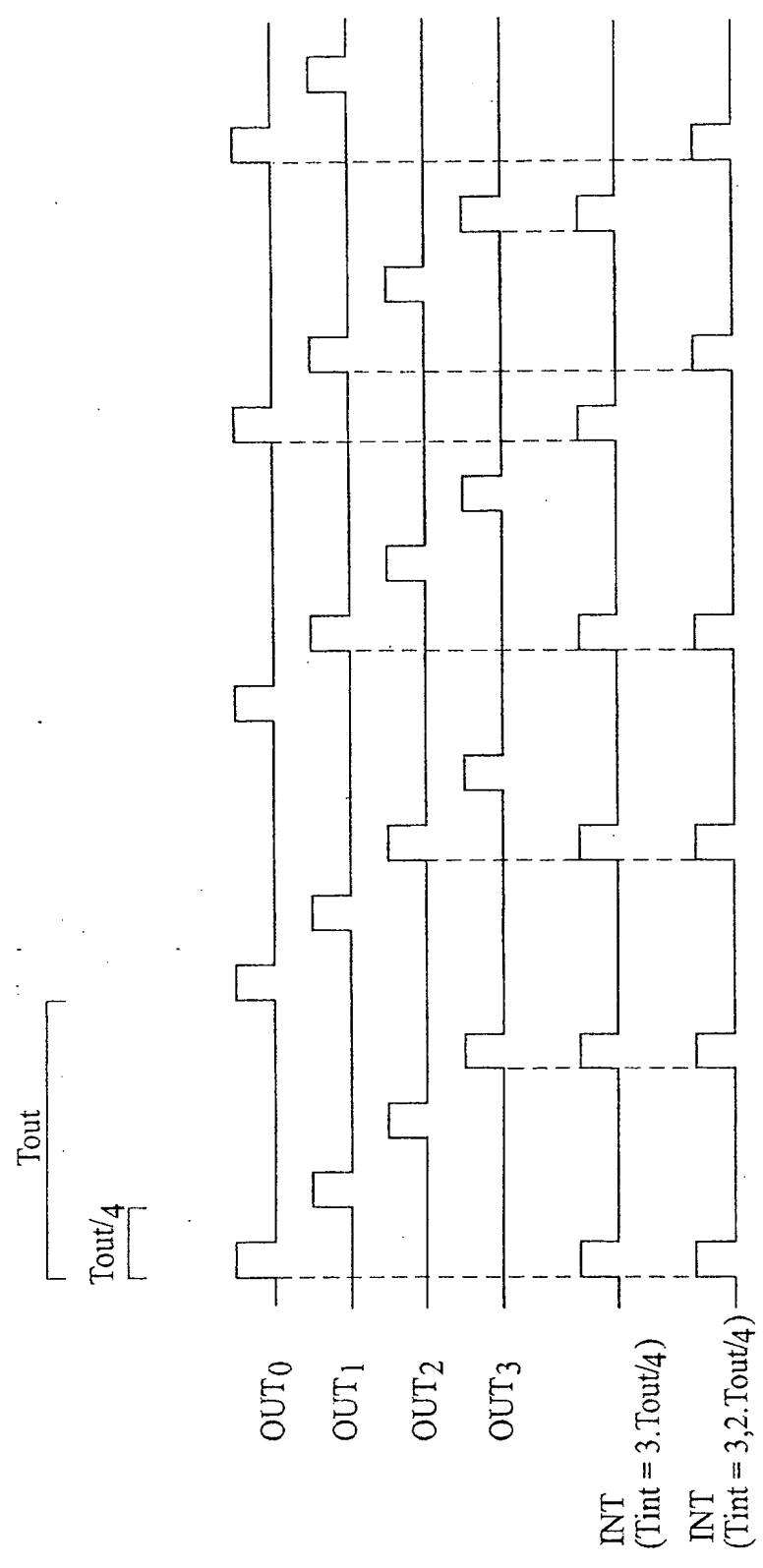


Fig 3

DÉSIGNATION D'INVENTEUR(S) PAGE N°1/ 1
(Si le demandeur n'est pas l'inventeur ou l'unique inventeur)

Cet imprimé est à remplir lisiblement à l'encre noire

Vos références pour ce dossier (facultatif)		B5850	
N° D'ENREGISTREMENT NATIONAL		030 1623	
TITRE DE L'INVENTION (200 caractères ou espaces maximum)			
BOUCLE À VERROUILLAGE DE PHASE INTÉGRÉE DE TAILLE RÉDUITE			
LE(S) DEMANDEUR(S) :			
STMicroelectronics SA			
DESIGNE (NT) EN TANT QU'INVENTEUR(S) : (Indiquez en haut à droite "Page N°1/1" S'il y a plus de trois inventeurs, utilisez un formulaire identique et numérotez chaque page en indiquant le nombre total de pages).			
Prénoms & Nom		Mostafa Ghazali	
ADRESSE	Rue	9, Rue Lorenzaccio	
	Code postal et ville	38100	GRENOBLE, FRANCE
Société d'appartenance (facultatif)			
Prénoms & Nom		Pierre-Olivier Jouffre	
ADRESSE	Rue	11, Bd. Maréchal Leclerc	
	Code postal et ville	38000	GRENOBLE, FRANCE
Société d'appartenance (facultatif)			
Prénoms & Nom			
ADRESSE	Rue		
	Code postal et ville		
Société d'appartenance (facultatif)			
DATE ET SIGNATURE (S) DU (DES) DEMANDEUR(S) OU DU MANDATAIRE (Nom et qualité du signataire)			
Michel de Beaumont Mandataire n° 92-1016 Le 10 février 2003			